

(23)

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 06061201
PUBLICATION DATE : 04-03-94

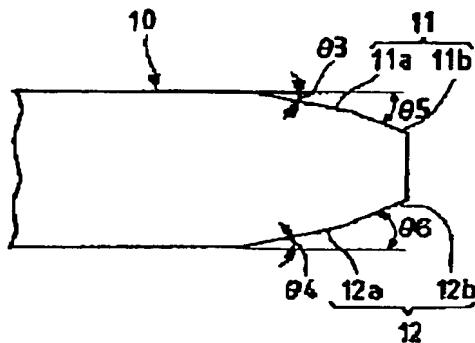
APPLICATION DATE : 10-08-92
APPLICATION NUMBER : 04234280

APPLICANT : SHIN ETSU HANDOTAI CO LTD;

INVENTOR : OTA YUTAKA;

INT.CL. : H01L 21/304 H01L 21/02

TITLE : SEMICONDUCTOR SILICON
SUBSTRATE



ABSTRACT : PURPOSE: To provide a semiconductor silicon substrate in which an attempt is made to simultaneously prevent bad effects caused by edge crowns and a generation of fragments or cracks.

CONSTITUTION: In a semiconductor silicon substrate 10 each margin on the obverse and reverse sides of which is cut, at least one of cut parts on the obverse and reverse sides has a two-step cutting structure, and in inner cutting parts 11a, 12a, a cutting angle made between the extended surface and the inclined surface on the main surface of a substrate 10 is 3° to 10°, and in outer cutting parts 11b, 12b, a cutting angle made between the extended surface and the inclined surface of the main surface of the substrate 10 is 11° to 45°.

COPYRIGHT: (C)1994,JPO&Japio

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-61201

(43) 公開日 平成6年(1994)3月4日

(51) Int.Cl.⁵
H 01 L 21/304
21/02

識別記号 301
府内整理番号 B 8728-4M
B

F I

技術表示箇所

審査請求 未請求 請求項の数1(全5頁)

(21) 出願番号 特願平4-234280

(22) 出願日 平成4年(1992)8月10日

(71) 出願人 000190149

信越半導体株式会社

東京都千代田区丸の内1丁目4番2号

(72) 発明者 太田 豊

群馬県安中市磯部2丁目13番1号 信越半

導体株式会社磯部工場内

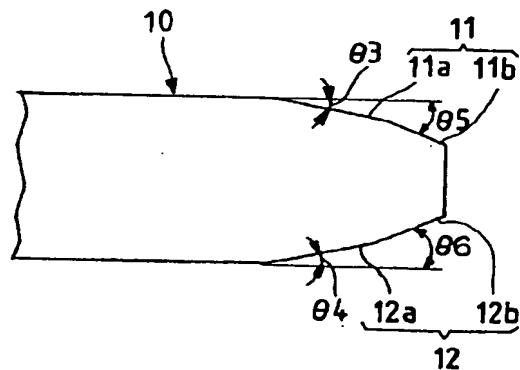
(74) 代理人 弁理士 落合 稔 (外2名)

(54) 【発明の名称】 半導体シリコン基板

(57) 【要約】

【目的】 エッジクラウン発生による弊害の防止と欠けや割れの発生の防止とが同時に図れる半導体シリコン基板を提供する。

【構成】 表裏の周縁をそれぞれ面取りした半導体シリコン基板において、表裏の面取りのうち少なくとも一方が2段面取り構造となっており、内側の面取り部においては、前記基板の主面の延長面とその傾斜面とのなす面取り角度が3°～10°、外側の面取り部においては、前記基板の主面の延長面とその傾斜面とのなす面取り角度が11°～45°になっている。



もっとも、45°以上にした場合には、今度は、内側の面取り部11a、12aと外側の面取り部11b、12bとの境界部に発生するエッジクラウン14の成長が著しくなることがあるが、その場合には、面取り代h1、h2を大きくとり、エッジクラウン先端がエビタキシャル層主面から突出しないように配慮することが必要となる。

【0026】このように面取り代h1、h2は、形成したエビタキシャル層からエッジクラウン先端が突出しないように選択すれば良く、この面取り代h1、h2の値は前記値15μmに限定はされるものでなく、場合によっては、15μmよりも小さくも選択できる。

【0027】このように構成された基板によれば、下記のような効果を得ることができる。

【0028】すなわち、前記実施例の基板10によれば、表側の内側面取り部11aの面取り角度θ3を3°～10°と小さくしているので、基板10の表面と内側面取り部11aとの境界部に発生するクラウンの成長を抑制することができる。

【0029】また、内側面取り部11aと外側面取り部11bとの境界部は、内側面取り部11aの存在によって、表面よりも低い位置となっているので、ここに発生するクラウンの表面からの高さを抑制することができる。その結果、クラウンによる弊害を防止することができる。

【0030】また、外側面取り部11bにおいては、欠けや割れ防止機能を優先させて、内側面取り部11aとは独立にその面取り角度を選択するようすれば、基板10の欠けや割れに対する強度を従来より高めることができる。

【0031】なお、3段以上の面取り構造とすることもできるが、その効果は2段面取り構造とした場合とほぼ同様であると考えられ、その形成の手間を考慮すれば、2段面取り構造の方が優れていると考える。

【0032】また、図4には本発明の第2実施例の基板10が示されている。

【0033】この第2実施例の基板10が第1実施例の基板と異なるのは、基板10の裏側の面取り部12の形状が表側の面取り部11とは非対称形となっていること、裏側の面取り部12が1段面取り構造となっていることである。

【0034】そして、表側の内側面取り部11aにおける主面(表面)の延長部からの面取り角度θ7は3°～10°、表側の外側の面取り部11bにおける主面(表面)の延長部からの面取り角度θ8は11°～45°となっている。一方、裏側の面取り角度θ9は11°～45°となっている。

【0035】ここで、裏側の面取り部12を1段面取り構造としたのは、例えば、シリンドラ型(パレル型)のエビ堆積装置を用いてエビタキシャル層を形成する基板1

20
30
40

50

の場合には、エッジクラウンの発生は表側だけにしか見られないで、裏側の面取り部12は従来通りの1段面取り構造で良いと考えたからである。この場合の面取り部12の面取り角度θ9は特に限定はされないが、欠けや割れの防止を主眼に考え、できるだけ45°に近づける方が好ましい。

【0036】また、図5には本発明の第3実施例の基板10が示されている。

【0037】この第3実施例の基板10が第1実施例の基板と異なるのは、基板10の裏側の面取り部12の形状が表側の面取り部11とは非対称形となっていること、表側の面取り部11が1段面取り構造となっていることである。

【0038】そして、表側の面取り部11における主面(表面)の延長部からの面取り角度θ10は11°～45°、一方、裏側の内側面取り部12aにおける主面(表面)の延長部からの面取り角度θ11は3°～10°、外側面取り部12bにおける主面(表面)の延長部からの面取り角度θ12は11°～45°となっている。

【0039】ここで、裏側の面取り部12だけを2段面取り構造としたのは、例えば、縦型(パンケーキ型)のエビ堆積装置を用いてエビタキシャル層を形成する基板10の場合には、発生するエッジクラウンは裏側の方が高いので、表側のエッジクラウンがさほど問題とはならない場合には、裏側の方だけが2段面取り構造であれば良いと考えたからである。

【0040】その他の点については第1実施例の基板10の場合と同様である。

【0041】以上本発明の実施例の基板10について説明したが、本発明は、かかる実施例に限定されず、その要旨を逸脱しない範囲において種々の変形が可能であることはいうまでもない。

【0042】

【発明の効果】本発明に係る基板は、表裏の周縁をそれぞれ面取りした半導体シリコン基板において、表裏の面取りのうち少なくとも一方が2段面取り構造となっており、内側の面取り部においては、前記基板の主面の延長面とその傾斜面とのなす面取り角度が3°～10°、外側の面取り部においては、前記基板の主面の延長面とその傾斜面とのなす面取り角度が11°～45°になっているので、エッジクラウン発生による弊害の防止、欠けや割れの発生の防止が効果的に図れることになる。

【図面の簡単な説明】

【図1】第1実施例の基板の一部を示す側面図である。

【図2】第1実施例の基板の一部を示す側面図である。

【図3】第1実施例の基板におけるエッジクラウンの発生状態を示す一部側面図である。

【図4】第2実施例の基板の一部を示す側面図である。

【図5】第3実施例の基板の一部を示す側面図である。

(5)

特開平6-61201

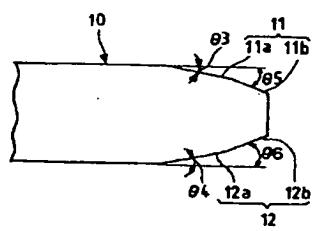
8

【図6】従来の基板を示す側面図である。

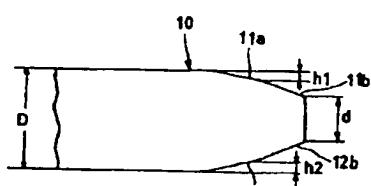
【図7】従来の基板の一部を示す側面図である。

【図8】従来の基板におけるエッジクラウンの発生状態
を示す一部側面図である。

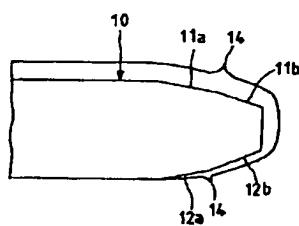
【図1】



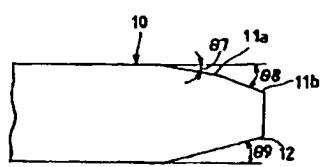
【図2】



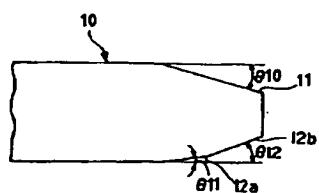
【図3】



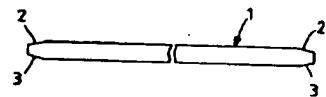
【図4】



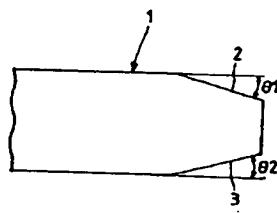
【図5】



【図6】



【図7】



【図8】

